

Udine, 1/5/2023

Mirko Loghi ha conseguito la laurea in Ingegneria Elettronica presso l'università "La Sapienza" di Roma, e il dottorato di ricerca in Informatica presso l'Università di Verona. Nel 2002 ha lavorato per il *Consorzio Ferrara Ricerche* ed è stato Visiting Researcher presso SUN Microsystems a Menlo Park (CA-USA). Dal 2006 al 2008 è stato titolare di Assegno di Ricerca presso il Politecnico di Torino ed è ora ricercatore presso l'Università di Udine.

I suoi interessi di ricerca sono focalizzati principalmente sulla computazione neuromorfica, sulla progettazione di sistemi digitali, sui sistemi multiprocessore, e sulle soluzioni architetturali per la riduzione del consumo energetico.

M. Loghi è coautore di pubblicazioni su riviste e conferenze peer-reviewed ed è stato membro del Comitato di Programma di conferenze internazionali (*VLSI-SoC* e *PARMA-DITAM*) e revisore di articoli per riviste internazionali ("*IEEE Transactions on Computer-Aided Design*", "*Integration: the VLSI Journal*", "*IEEE Transactions on Design Automation of Electronic Systems*", "*IEEE Transactions on VLSI*", "*IEEE Transactions on Computers*", "*IEEE Journal on Emerging and Selected Topics in Circuits and Systems*") e conferenze (*ACM/IEEE DAC*, *ACM/IEEE GLSVLSI*, *ACM/IEEE ISLPED*, *IEEE DATE*, *PATMOS*, *ACM/IEEE CASES*, *IEEE ISCAS*, *SASIMI*, *IEEE ICECS*).

Ha partecipato ai progetti europei "CLEAN" (FP6-2004-IST-4, *Controlling LEAKage power in NanoCMOS SoCs*), ARTEMIS-JU "nSHIELD" (New embedded Systems archItecturE for multi-Layer Dependable solutions), e "BeFerroSynaptic" (H2020-ICT-2019-2 GA nr. 871737, *BEOL technology platform based on ferroelectric synaptic devices for advanced neuromorphic processors*).

È stato docente dei corsi *Metodologie della sintesi logica*, *Calcolatori elettronici I*, *Calcolatori elettronici II*, e *Calcolatori elettronici e sistemi operativi* presso l'Università di Udine ed è attualmente docente dei corsi *Reti logiche e architetture dei calcolatori*, *Sistemi operativi*, e *Calcolatori elettronici* presso l'Università di Udine.